

## CONVERTIDOR ANALÓGICO/DIGITAL BCD PARA DOS DÉCADAS

OCTAVIO LOZANO y SAIDÉN DIEP\*

El desarrollo de instrumentos electrónicos requiere en muchos casos de la interconexión de dispositivos electrónicos analógicos y dispositivos electrónicos digitales, con características de precisión y linealidad adecuadas en el proceso de una señal, algunos de tales dispositivos se conocen con el nombre generalizado de convertidores de un sistema a otro.

La figura 1 representa un sistema completo de adquisición y conversión de datos, este diagrama muestra los componentes periféricos requeridos en la interconexión de un convertidor A/D (Analógico/Digital) de tipo general, los cuales tienen limitación tanto en su costo como por su disponibilidad en el mercado nacional; razones suficientes para iniciar el desarrollo de un convertidor Analógico/Digital BCD (Binario Codificado Decimal) de dos dígitos como el que se presenta.

La operación de conversión consta de dos procesos, el de cuantificación de la señal analógica y el de representación codificada, el proceso de cuantificación está ilustrado por la función de transferencia cuantificadora en la figura 2, en la cual la entrada está representada en el eje horizontal y los niveles de salida discretos en el eje vertical, los niveles discretos deben identificarse por código binario.

La función de transferencia cuantificadora (figura 2) tiene importantes características, siendo ésta ideal con niveles de decisión analógicos en valores de 0.5, 1.5, 2.5, etc., los niveles de decisión son fijados en valores que rompan niveles de verdad, es decir, un valor de entrada analógica de 1 corresponderá con un nivel de salida binaria de 0001; el valor analógico de 1 está equidistante entre los niveles de decisión de 0.5 y 1.5, así, un valor analógico de  $1 \pm 0.5$  es leído como un digital 0001. La distancia entre niveles de decisión es  $Q$  (medida de cuantificación o dimensión del

\* Centro de Ciencias de la Atmósfera, UNAM.

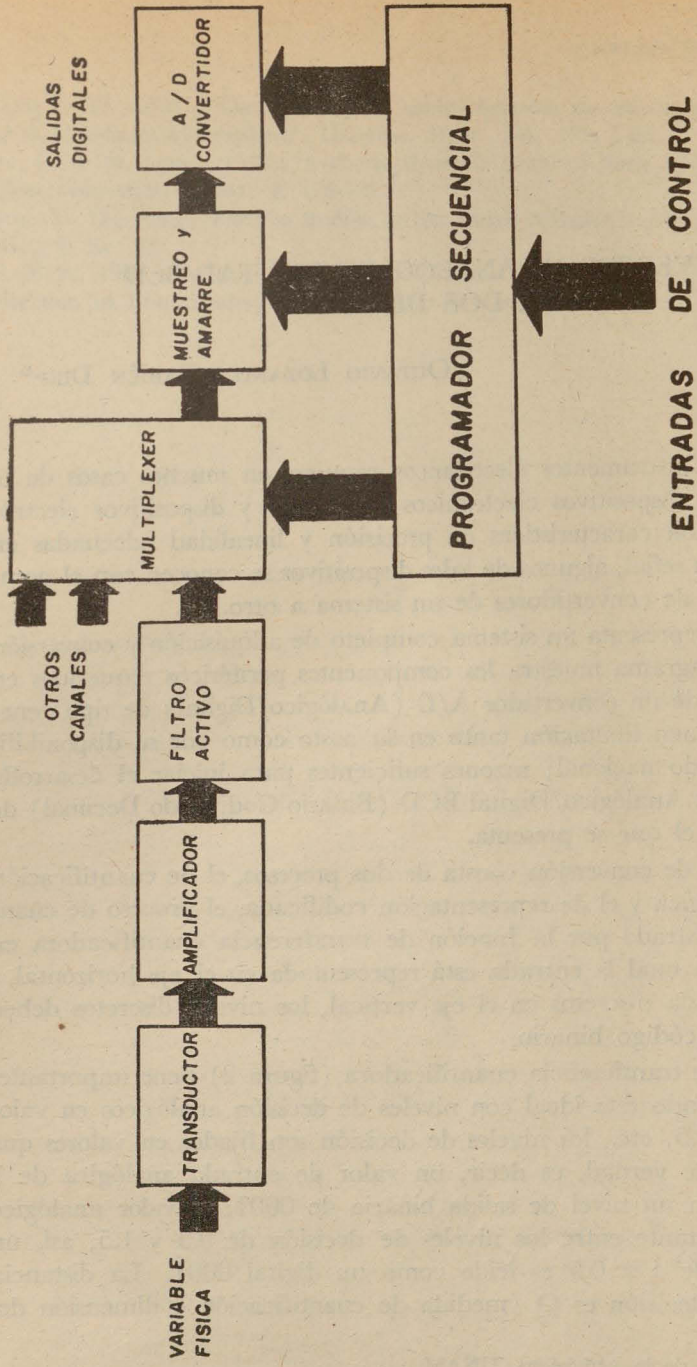


FIGURA 1 DIAGRAMA A CUADROS DE UN SISTEMA GENERAL DE ADQUISICION Y CONVERSION DE DATOS

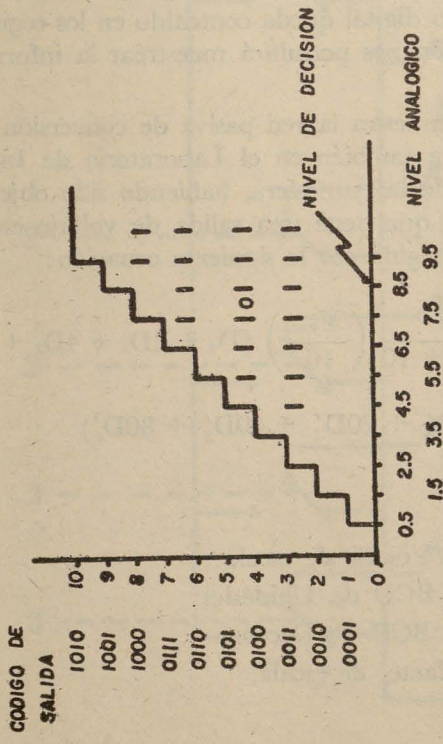


FIGURA 2

FUNCION DE TRANSFERENCIA  
CUANTIFICADORA

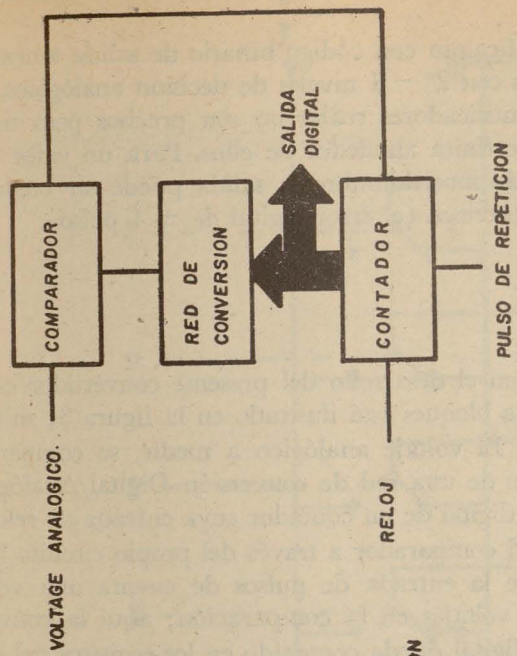


FIGURA 3

DIAGRAMA A CUADROS DEL  
SISTEMA EMPLEADO

dígito binario). Cuantificando con código binario de salida tenemos  $2^n$  niveles de salida discretos con  $2^n - 1$  niveles de decisión analógicos, los niveles de decisión en cuantificadores reales no son precisos pero tienen una banda de incertidumbre finita alrededor de ellos. Para un valor analógico dentro de esta banda de incertidumbre la salida puede ser cualquiera de los 2 niveles de salida discretos (el error digital de  $\pm 1$  pulso).

#### FUNCIONAMIENTO

El principio empleado en el desarrollo del presente convertidor es del tipo contador. El diagrama a bloques está ilustrado en la figura 3; su funcionamiento es el siguiente: El voltaje analógico a medir, se compara con la información proveniente de una red de conversión Digital/Analógica BCD que recibe información digital de un contador cuya entrada de reloj es controlada por la salida del comparador a través del propio circuito lógico del contador, lo que inhibe la entrada de pulsos de cuenta una vez que se obtiene la igualdad de voltajes en la comparación; aquí la conversión se completa y el número digital queda contenido en los registros del contador. Un pulso de repetición nos permitirá muestrear la información con la velocidad requerida.

La figura 4 nos muestra la red pasiva de conversión empleada en este proyecto, desarrollada también en el Laboratorio de Instrumentación del Centro de Ciencias de la Atmósfera, habiendo sido objeto de publicación su análisis teórico, y que tiene una salida de voltaje escalado al número digital del contador, regida por la siguiente ecuación:

$$e_s = \frac{N}{11N + 10} \left( \frac{V_{esc}}{16} \right) (D_0 + 2D_1 + 4D_2 + 8D_3 + 10D'_0 + 20D'_1 + 40D'_2 + 80D'_3)$$

donde:

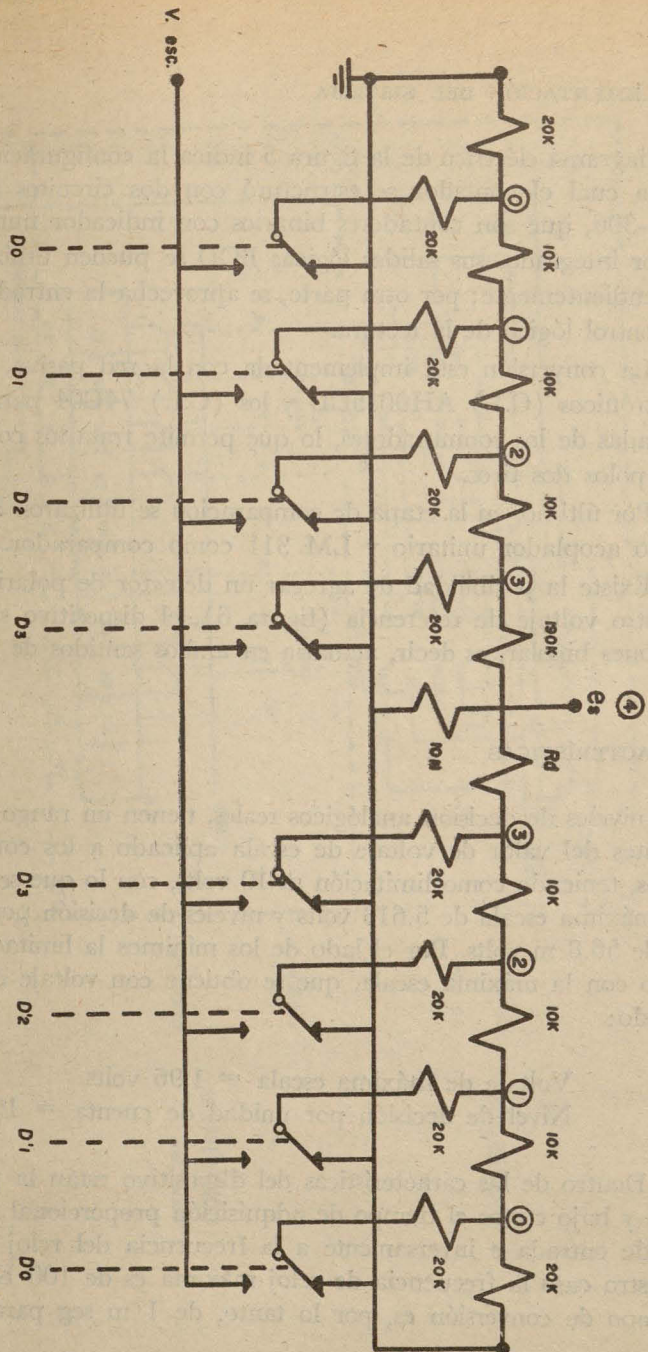
$V_{esc}$  = Voltaje de escala

$D_0, D_1, D_2, D_3$  = BCD de Unidades

$D'_0, D'_1, D'_2, D'_3$  = BCD de Decenas

$N$  representa un factor de escala.

FIG. 4 RED PASIVA DE CONVERSION



## IMPLEMENTACIÓN DEL SISTEMA

El diagrama eléctrico de la figura 5 indica la configuración del dispositivo, en la cual el contador se estructuró con dos circuitos integrados (C.I.) TIL-306, que son contadores binarios con indicador numérico y decodificador integrado, sus salidas lógicas BCD se pueden utilizar o procesar independientemente; por otra parte, se aprovecha la entrada de amarre para el control lógico de la lectura.

La conversión está implementada con la red pasiva, los conmutadores electrónicos (C.I.) AH0015CD y los (C.I.) 74C04 para invertir algunas entradas de los conmutadores, lo que permite tratarlos como conmutadores dos polos dos tiros.

Por último, en la etapa de comparación se utilizaron los (C.I.) LM310 como acoplador unitario y LM 311 como comparador.

Existe la posibilidad de agregar un detector de polaridad que conmute nuestro voltaje de referencia (figura 6), el dispositivo sería en estas condiciones bipolar, es decir, actuaría en ambos sentidos de voltaje.

## CARACTERÍSTICAS

Los niveles de decisión analógicos reales, tienen un rango de valores dependientes del valor de voltaje de escala aplicado a los conmutadores analógicos, teniendo como limitación  $\pm 10$  volts, con lo que se obtiene el voltaje de máxima escala de 5.613 volts y niveles de decisión por unidad de cuenta de 56.8 m volts. Por el lado de los mínimos la limitación es el compromiso con la máxima escala, que se obtiene con voltaje de escala de 3.5 v dando:

Voltaje de máxima escala = 1.96 volts.

Nivel de decisión por unidad de cuenta = 19.8 m volts.

Dentro de las características del dispositivo están la precisión, simplicidad y bajo costo; el tiempo de adquisición proporcional al voltaje analógico de entrada e inversamente a la frecuencia del reloj del sistema; para nuestro caso la frecuencia de reloj máxima es de 100 KHz con lo que el tiempo de conversión es, por lo tanto, de 1 m seg para escala completa.

LM 310

LM 311

COMPARADOR

AH00 15 CD

.RED DE  
CONVERSION

7 4 0 4

TIL 306

CONTADOR

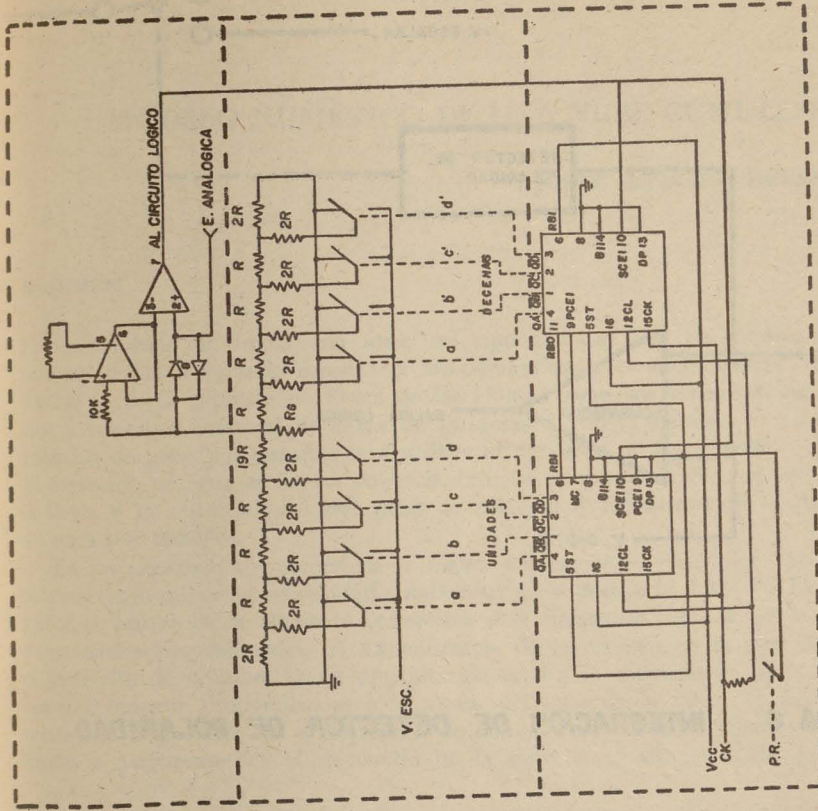
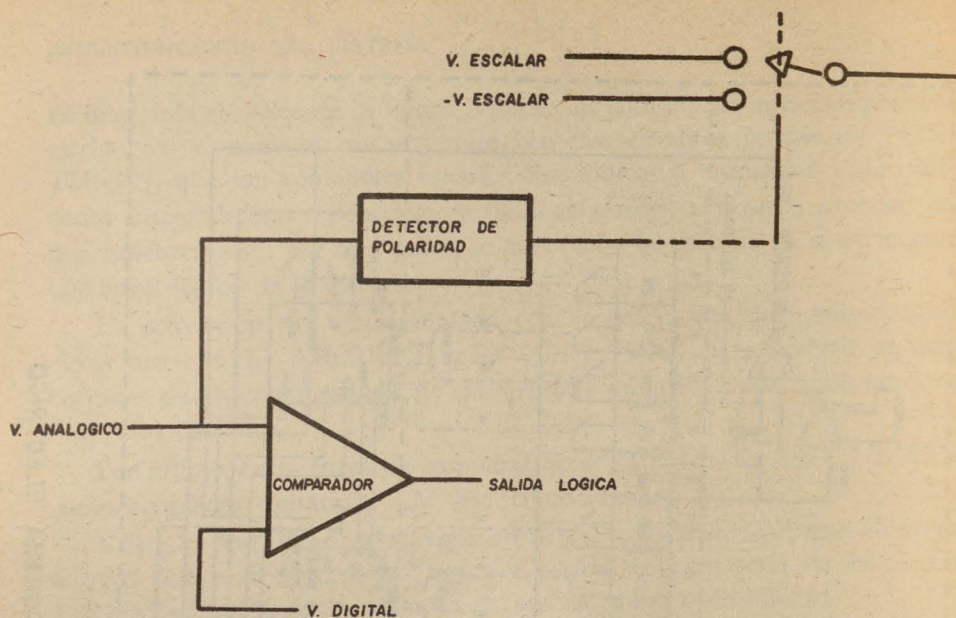


FIGURA 5 DIAGRAMA ELECTRICO



**FIGURA 6 INTEGRACION DE DETECTOR DE POLARIDAD**

Para considerar el error se tomó como referencia el valor teórico en la máxima escala, respecto del experimental (teniendo  $V_{esc} = 10$  volts).

$E_s \text{ máx} = 5.625$  volts teórico

$E_s \text{ máx} = 5.613$  volts experimental

Error = 0.213%.

#### BIBLIOGRAFÍA

- Engineering product handbook. Datel Systems, Inc.  
 The optoelectronics data book. Texas Instruments, Inc.  
 Linear data book, National, 1975.